

Docket No.: 8733.874.00-US
(PATENT)

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Oh-Nam Kwon, et al.

Application No.: Not Yet Assigned

Confirmation No.: Not Yet Assigned

Filed: Concurrently Herewith

Art Unit: N/A

For: ARRAY SUBSTRATE HAVING DOUBLE-
LAYERED METAL PATTERNS AND
METHOD OF FABRICATING THE SAME

Examiner: Not Yet Assigned

Customer No.: 30827

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Korea, Republic of	P2002-0069285	November 8, 2002

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: October 16, 2003

Respectfully submitted,

By

Eric J. Nuss

Registration No.: 40,106

MCKENNA LONG & ALDRIDGE LLP

1900 K Street, N.W.

Washington, DC 20006

(202) 496-7500

Attorney for Applicant



30827

PATENT TRADEMARK OFFICE

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0069285
Application Number

출원년월일 : 2002년 11월 08일
Date of Application NOV 08, 2002

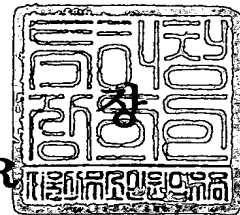
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 06 월 04 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.11.08
【발명의 명칭】	액정표시장치용 어레이기판 제조방법
【발명의 영문명칭】	Method for fabricating of an array substrate for LCD
【출원인】	
【명칭】	엘지 .필립스엘시디(주)
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	정원기
【대리인코드】	9-1998-000534-2
【포괄위임등록번호】	1999-001832-7
【발명자】	
【성명의 국문표기】	권오남
【성명의 영문표기】	KWON,OH NAM
【주민등록번호】	680603-1411215
【우편번호】	330-020
【주소】	충청남도 천안시 문화동 36-45
【국적】	KR
【발명자】	
【성명의 국문표기】	이경묵
【성명의 영문표기】	LEE,KYOUNG MOOK
【주민등록번호】	740418-1037518
【우편번호】	152-102
【주소】	서울특별시 구로구 오류2동 152번지 우석빌라 1-106
【국적】	KR
【발명자】	
【성명의 국문표기】	최낙봉
【성명의 영문표기】	CHOI,NACK BONG
【주민등록번호】	731213-1923411

【우편번호】 440-320
【주소】 경기도 수원시 장안구 율전동 벽산아파트 101-905
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 정원
기 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 5 면 5,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 34,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 액정표시장치에 관한 것으로 특히, 액정표시장치용 어레이기판에 구성되는 금속배선의 형성방법에 관한 것이다.

본 발명은 액정표시장치용 어레이기판에 구성되는 게이트 배선 및 데이터 배선과 같은 금속배선을 구리/몰리합금(Cu/Mo-alloy)의 복층으로 구성하는 것이다.

이와 같은 구성은, 상기 구리(Cu)층이 먼저 증착된 몰리합금층에 의해 접촉특성이 개선되어 들뜨는 불량이 발생하지 않고, 상기 두층을 식각하는 공정 동안 식각용액에 의해 기판의 표면이 깎이지 않는다.

또한, 상기 몰리합금층은 몰리층만을 사용할 때 보다 내화확성이 강해 구리층의 하부에서 과식각되는 불량이 발생하지 않는다.

따라서, 기판 표면이 깎여 발생하는 얼룩불량을 해소 할 수 있어 고화질의 액정표시장치를 제작할 수 있고, 배선의 들뜸불량을 방지할 수 있어 제품의 수율이 개선되는 장점이 있다.

【대표도】

도 10e

【명세서】**【발명의 명칭】**

액정표시장치용 어레이기판 제조방법{Method for fabricating of an array substrate for LCD}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치를 개략적으로 도시한 도면이고,

도 2는 도 1의 II-II'를 절단한 단면도이고,

도 3과 도 4는 유리기판 상에 구리/티타늄(Cu/Ti)을 증착하고 패터한, 확대 평면과 확대 단면을 찍은 주사현미경 사진이고,

도 5과 도 6은 유리기판 상에 구리/몰리브덴(Cu/Mo)을 증착하고 패터한 확대 평면과 확대 단면을 찍은 주사현미경 사진이고,

도 7과 도 8은 유리 기판상에 구리/몰리합금(Cu/Mo-alloy)을 증착하고 패터한 확대 평면과 확대 단면을 찍은 주사현미경 사진이고,

도 9는 액정표시장치용 어레이기판의 일부를 도시한 확대 평면도이고,

도 10a 내지 도 10e는 도 9의 IX-IX'를 따라 절단하여, 본 발명의 공정 순서에 따라 도시한 공정 단면도이다.

〈도면의 주요부분에 대한 부호의 설명〉

200 : 기판(유리기판)

202 : 게이트 배선

204 : 게이트 전극

206 : 게이트 절연막

208 : 액티브층

210 : 오믹 콘택층

212 : 데이터 배선

214 : 소스 전극

216 : 드레인 전극

218 : 섬형상의 금속층

220 : 보호막

222 : 화소 전극

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<15> 본 발명은 액정표시장치에 관한 것으로 특히, 액정표시장치용 어레이기판에 구성되는 금속배선의 형성방법에 관한 것이다.

<16> 이하, 도면을 참조하여 일반적인 액정표시장치의 구성과 그 동작특성에 대해 설명한다.

<17> 도 1은 액정표시장치를 개략적으로 도시한 도면이다.

<18> 도시한 바와 같이, 액정표시장치(11)는 다수의 서브 컬러필터(7)와 상기 각 컬러필터(7)사이에 구성된 블랙매트릭스(6)와 상기 컬러필터와 블랙매트릭스 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)과 화소영역 상에 형성된 화소전극(17)과 스위칭소자(T)와 어레이배선이 형성된 하부기판(10)으로 구성되며, 상기 상부기판(5)과 하부기판(10) 사이에는 액정(9)이 충전되어 있다.

- <19> 상기 하부기판(10)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(14)과 데이터배선(22)이 형성된다.
- <20> 이때, 상기 화소영역(P)은 상기 게이트배선(14)과 데이터배선(22)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 투명한 화소전극(17)이 형성된다.
- <21> 상기 화소전극(17)과 공통전극(18)은 인듐-틴-옥사이드(indium-tin-oxide : ITO) 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.
- <22> 도시하지는 않았지만 상기 액정패널(11)의 하부에는 백라이트를 구성하며, 상기 백라이트는 전원이 인가되면 언제나 켜져 있는 상태이다.
- <23> 상기 게이트 배선(14)을 통해 박막트랜지스터(T)의 게이트 전극에 주사신호가 인가되면, 상기 박막트랜지스터(T)의 채널이 열리게 되고, 상기 데이터 배선(22)에서 박막트랜지스터(T)를 거쳐 상기 화소전극(17)으로 입력된다.
- <24> 상기 화소전극에 입력된 신호에 따라 화소전극과 상기 공통전극의 사이에 전계가 분포하게 되며, 전계의 세기에 따라 상기 액정(9)의 배열방향이 달라진다.
- <25> 이때, 상기 액정(9)의 배열 방향에 따라 상기 백라이트(미도시)에서 조사된 빛의 출사량이 달라지게 되며, 이로 인해 관찰자는 상기 데이터 신호를 화상으로 관찰하게 된다.
- <26> 이때, 액정패널(11)의 화질을 결정하는 요소들은 매우 다양하며, 그 가운데 상기 어레이기판에 구성된 게이트 배선(14)과 데이터 배선(22)의 저항은 액정패널의 화질을 결정하는 매우 중요한 요소이다.

- <27> 즉, 상기 게이트 배선(14)과 데이터 배선(22)의 저항이 작으면 신호지연을 줄일 수 있고 그에 따라 화질이 개선되는 결과를 얻을 수 있다.
- <28> 이를 위해, 종래에는 게이트 배선(14) 또는 데이터 배선(22)으로 저저항 물질인 구리를 사용하였는데, 상기 구리를 게이트 배선으로 사용할 경우에는 구리가 기판과의 접촉특성이 좋지 않아 이를 해결하기 위해, 기판과 구리층 사이에 버퍼층(buffer layer)으로서 티타늄(Ti) 또는 몰리브덴(Mo)을 사용하였다.
- <29> 이하, 도 2를 참조하여, 상기 어레이기판의 한 화소에 대한 단면구조를 알아 본다.
- <30> 도 2는 도 1의 II-II'를 따라 절단한 단면도이다.
- <31> 도시한 바와 같이, 기판(10)상에는 다수의 서로 수직하게 교차하여 화소영역(P)을 정의하는 게이트 배선(14)과 데이터 배선(22)이 구성되고, 상기 두 배선(14,22)의 교차지점에는 게이트 전극(30)과 액티브층(34)과 소스 전극(38)과 드레인 전극(40)을 포함하는 박막트랜지스터(T)와, 화소영역(P)에는 상기 드레인 전극(40)과 접촉하는 투명한 화소전극(17)이 구성된다.
- <32> 일반적으로, 상기 게이트 배선(14)은 동일층 동일물질로 형성되고, 상기 데이터 배선(22)은 상기 소스 및 드레인 전극(38,40)과 동일층 동일물질로 형성된다.
- <33> 이때, 액티브층(34)과 소스 및 드레인 전극(38,40)과 게이트 전극(30)사이에는 게이트 절연막(32)이 위치한다.
- <34> 전술한 구성에서, 상기 게이트 전극(30)과 소스 및 드레인 전극(38,40)을 구리/티타늄(Cu/Ti) 또는 구리/몰리브덴(Cu/Mo)의 복층으로 구성할 수 있다.

- <35> 이때, 상기 복층의 금속 중 구리막의 식각을 위하여 옥손($2\text{KHSO}_5 \cdot \text{KHSO}_4 \cdot \text{K}_2\text{SO}_4$)과 구리/티타늄(Cu/Ti)이층 막의 경우 티타늄의 식각을 위해 상기 옥손과 불산(HF)과 불화암모늄(NH_4F)혼합한 혼합액을 사용하였다.
- <36> 상기 구리/티타늄(Cu/Ti)구조의 배선을 전술한 식각용액을 이용하여 습식식각을 진행하였을 경우에는, 상기 식각용액 성분에서 F^- 이온이 포함되어 있기 때문에, 상기 복층의 금속을 게이트 배선에 적용할 경우에는 하부의 유리기판의 표면이 식각되는 문제가 발생하고 이러한 불균일한 식각은 액정패널에서의 얼룩불량을 유발한다.
- <37> 또한, 상기 복층의 금속을 데이터 배선(22)에 적용할 경우에는 하부의 게이트 절연막이 필연적으로 식각되며 이러한 게이트 절연막의 불균일한 식각상태 또한 액정패널에서의 얼룩불량을 유발한다.
- <38> 이하, 도 3과 도 4는 유리기판에 상기 복층(구리/티타늄)의 금속을 증착하고 패턴한 결과를 주사전자현미경으로 찍은 사진이다.
- <39> 도 3에 보이는 바와 같이, 상기 복층의 금속을 패터닝한 결과를 보면, 식각 용액에 의해 노출된 기판(50)의 표면이 매우 거칠어진 것을 관찰할 수 있다.
- <40> 상기 기판(50)의 각인 상태를 더욱 자세히 확대한 사진이 도 4이며 보이는 바와 같이, 기판(50)상에 티타늄층(52a)과 구리층(52b)이 증착되어 있고, 상기 티타늄(Ti)층(52a) 하부로 유리 기판(50)이 침식되어 있는 것을 관찰할 수 있다.
- <41> 자세히는, 상기 유리기판(50)은 표면으로부터 약 400\AA 정도 각이는 것으로 측정되었다.

- <42> 반면, 구리/몰리(Cu/Mo)의 이중층일 경우에, 구리/몰리(Cu/Mo)을 패터닝하는 식각용액은 유리기판에 영향은 주지 않으나, 몰리브덴 금속 자체가 데미지를 입게 되어 오히려 구리층을 들뜨게 하는 불량을 유발한다.
- <43> 이하, 도 5와 도 6을 참조하여 설명한다. 도 5와 도 6은 유리기판에 상기 복층의 금속(Cu/Mo)을 증착하고 패터닝한 결과를 주사전자현미경으로 찍은 사진이다.
- <44> 도 5에 보이는 바와 같이, 유리기판(50)상에 증착된 구리/몰리브덴(Cu/Mo)층(60)을 패터닝한 결과, 하부의 유리기판(50)의 표면은 데미지를 입지 않아 매우 평탄한 상태임을 관찰할 수 있다.
- <45> 반면, 도 6에 보이는 바와 같이, 구리층(60b)과 기판(50)사이에 위치하는 몰리브덴(Mo)층(60a)이 안쪽으로 각여져 있는 상태(A)인 것을 관찰할 수 있다.
- <46> 상기 도 3 내지 도 6에 의해, 상기 구리층(60b)의 하부에 버퍼층으로 사용되는 금속이 티타늄(Ti)일 경우에는, 상기 구리/티타늄(Cu/Ti)을 식각하는 식각용액에 의해 유리기판의 표면이 심한 데미지를 입게 되고, 상기 구리/몰리브덴(Cu/Mo)일 경우에는 몰리브덴 자체가 심하게 각여 오히려 구리층을 기판으로부터 들뜨게 만드는 문제가 있는 것을 알 수 있었다.

【발명이 이루고자 하는 기술적 과제】

- <47> 본 발명은 전술한 바와 같은 문제를 해결하기 위한 목적으로 안출된 것으로,
- <48> 본 발명에 따른 액정표시장치용 어레이기판은 상기 게이트 배선과 데이터 배선을 구리/몰리합금(Cu/Mo-alloy)의 복층으로 형성한다.

- <49> 이와 같이 하면, 상기 몰리브합금이 내화학적으로 강하기 때문에 식각액에 의해 과도하게 각이는 문제가 발생하지 않으며, 물론 유리기판의 손상도 발생하지 않는다.
- <50> 따라서, 동작특성이 개선되고 화질불량이 발생하지 않는 고품질의 액정표시장치를 제작 할 수 있다.

【발명의 구성 및 작용】

- <51> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판 상에 몰리합금(Mo-alloy)층과 구리(Cu)가 순차적으로 증착되어 패턴된 게이트 전극과, 게이트 배선과; 상기 게이트 전극 상부의 게이트 절연막 상에 위치한 액티브층과 오믹 콘택층과; 상기 오믹 콘택층의 일측에 걸쳐 구성된 소스 전극과 이와는 소정간격 이격된 드레인 전극과, 소스 전극과 연결되며 상기 게이트 배선과 수직하게 교차하여 화소영역을 정의하는 데이터 배선과; 상기 소스 및 드레인 전극과 데이터 배선의 상부에 구성되고, 상기 드레인 전극의 일부를 노출하는 보호막과; 상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 투명한 화소전극을 포함한다.
- <52> 상기 소스 및 드레인 전극과 데이터 배선은 구리(Cu) 또는 구리/몰리합금(Cu/Mo-alloy)층으로 구성된다.
- <53> 본 발명의 특징에 따른 액정표시장치용 어레이기판의 제조방법은 기판 상에 몰리합금(Mo-alloy)층과 구리(Cu)를 순차적으로 증착하고 패턴하여, 일 방향으로 연장된 게이트 배선과 이에 연결된 게이트 전극을 형성하는 단계와; 상기 게이트 배선과 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계와; 상기 게이트 전극 상부의

게이트 절연막 상에 액티브층과 오믹 콘택층을 적층하는 단계와; 상기 오믹 콘택층 상에 소정간격 이격된 소스 전극과 드레인 전극과, 상기 게이트 배선과 수직하게 교차하여 화소영역을 정의하는 데이터 배선을 형성하는 단계와; 상기 소스 및 드레인 전극이 형성된 기판의 전면에 상기 드레인 전극의 일부를 노출하는 보호막을 형성하는 단계와; 상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 화소전극을 형성하는 단계를 포함한다.

<54> 상기 보호막은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹과 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나로 형성한다.

<55> 상기 데이터 배선과 소스 및 드레인 전극은 구리(Cu)또는 구리/몰리합금(Cu/Mo-alloy)층으로 형성한다.

<56> 상기 몰리합금은 몰리브덴(Mo)과 텅스텐(W), 네오디뮴(Nd), 니오브(Nb)를 포함하는 금속그룹 중 선택된 하나를 합금하여 형성할 수 있다.

<57> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

<58> -- 실시예 --

<59> 본 발명의 특징은 액정표시장치용 어레이기판을 구성하는 게이트 배선과 데이터 배선을 형성할 때, 구리/몰리합금(Cu/Mo-alloy)의 이중층으로 형성하는 것을 특징으로 한다.

- <60> 도 7과 도 8은 유리기판 상에 몰리합금(Mo-alloy)과 구리(Cu)를 순차적으로 증착한 시편을 주사전자 현미경(SEM)을 통해 찍은 평면을 나타낸 사진과, 단면을 나타낸 사진이다.
- <61> 도 7에 보이는 바와 같이, 유리 기판(100)상에 몰리브합금층(102)과 구리층(104)을 순차적으로 증착하고 패터한 결과, 노출된 유리기판(100)의 표면이 매끄러운 상태임을 알 수 있다.
- <62> 이때, 상기 몰리합금층은 대략 10\AA ~ 500\AA 의 두께로 증착하고, 상기 구리는 500\AA ~ 5000\AA 의 두께로 증착한다.
- <63> 더욱 자세히는 도 8에 보이는 바와 같이, 유리기판(100)상에 몰리브덴 합금층(102)과 구리층(104)이 순차적으로 적층된 것이 보이고, 상기 구리층(104)과 기판(100)사이에 구성된 몰리합금층(102)은 구리층(104)의 하부로 침식되지 않았음을 알 수 있다. 즉, 금속층(102,104)의 측면(B)이 테이퍼지게 식각됨을 알 수 있다.
- <64> 결과적으로, 상기 구리층(104)의 하부에 버퍼층으로서 몰리합금층(102)을 선증착하게 되면, 식각액에 의해 유리기판(100)의 표면과 패터된 금속 자체가 손상되는 불량이 발생하지 않는다.
- <65> 이때, 상기 몰리브덴과 합금되는 물질로는 텅스텐(W), 네오디뮴(Nd), 니오브(Nb)등이 있다.
- <66> 이하, 도 9는 액정표시장치용 어레이기판의 일부를 확대한 확대 평면도이다.
- <67> 도시한 바와 같이, 기판(200)상에 서로 수직하게 교차하여 화소영역(서브픽셀영역)을 정의하는 게이트 배선(202)과 데이터배선(212)을 형성한다.

- <68> 상기 두 배선(202,212)의 교차지점에는 게이트 전극(204)과 액티브층(208)과 소스 전극(214)과 드레인 전극(216)을 포함하는 박막트랜지스터(T)를 형성한다.
- <69> 상기 화소영역(P)에는 상기 드레인 전극(216)과 접촉하는 투명한 화소전극(226)이 구성되며, 상기 화소영역(P)을 정의하는 게이트 배선(202)의 일부 상부에는 스토리지 캐패시터(C)를 구성한다.
- <70> 이때, 상기 스토리지 캐패시터(C)의 제 1 스토리지 전극은 상기 게이트 배선(202)의 일부이며, 제 2 스토리지 전극은 상기 화소전극(226)과 접촉하는 섬형상의 금속층(218)이다.
- <71> 전술한 구성에서, 상기 게이트 배선(202)과 데이터 배선(212)은 구리/몰리합금(Cu/Mo-ally)층으로 형성된 것을 특징으로 한다. 이때, 상기 데이터 배선은 구리 만(Cu)으로 형성할 수도 있다.
- <72> 이하, 도 10a 내지 도 10e를 참조하여, 전술한 바와 같은 금속층으로 제작된 배선을 포함하는 액정표시장치용 어레이기판의 제조공정을 공정 순서대로 설명한다. (도 9의 IX-IX'를 따라 절단한 단면도이다.)
- <73> 도 10a에 도시한 바와 같이, 절연기판(유리기판)(200)상에 몰리합금(Mo-alloy)과 구리를 순차적으로 적층하고 패터하여, 게이트 배선(202)과 이에 연결된 게이트 전극(204)을 형성한다.
- <74> 이때, 상기 몰리합금(Mo-alloy)층은 대략 10Å~500Å의 두께로 증착하고, 상기 구리는 대략 500Å~5000Å의 두께로 증착하여 형성한다.

- <75> 다음으로, 상기 게이트 배선(202)과 게이트 전극(204)이 형성된 기판(200)의 전면에 산화 실리콘(SiO_2)과 질화 실리콘(SiN_x)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 게이트 절연막(206)을 형성한다.
- <76> 도 10b에 도시한 바와 같이, 상기 게이트 절연막(206)이 형성된 기판(200)의 전면에 비정질 실리콘(a-Si:H)을 증착하고, 상기 비정질 실리콘의 표면에 불순물 이온($n+$ 또는 $p+$)을 도핑하거나, 별도의 불순물 비정질 실리콘($n+$ 또는 $p+a\text{-Si:H}$)을 증착하고 패터닝하여, 상기 게이트 전극(204)상부의 게이트 절연막(206) 상에 액티브층(208)과 오믹 콘택층(210)을 형성한다.
- <77> 다음으로, 도 10c에 도시한 바와 같이, 상기 액티브층(208)과 오믹 콘택층(210)이 형성된 기판(200)의 전면에 앞서 설명한 몰리합금(Mo-alloy)물질과 구리(Cu)를 순차적으로 증착하고 패터닝하여, 상기 게이트 배선(202)과는 수직하게 교차하여 화소영역(P)을 정의하는 데이터 배선(212)과, 상기 데이터 배선(212)에서 상기 게이트 전극(204)의 일측 상부로 연장된 소스 전극(214)과 이와는 소정간격 이격된 드레인 전극(216)을 형성한다.
- <78> 동시에, 상기 화소영역(P)을 정의하는 게이트 배선(202)의 일부 상부에 섬형상의 금속층(218)을 형성한다.
- <79> 이때, 상기 데이터 배선(212)은 구리/몰리합금(Cu/Mo-alloy)뿐 아니라, 구리만을 증착하여 형성할 수도 있다.
- <80> 상기 몰리합금(Mo-alloy)은 상기 액티브층과의 접촉특성이 양호한 특성을 가지며, 실리콘 이온이 구리로 확산하는 것을 방지하는 목적으로 사용된다.

- <81> 다음으로, 도 10d에 도시한 바와 같이, 상기 데이터 배선(212)과 소스 및 드레인 전극(214,216)이 형성된 기판(200)의 전면에 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 또는 벤조사이클로부텐(BCB)과 아크릴(acryl)계수지(resin)를 포함하는 유기절연물질그룹 중 선택된 하나를 증착 또는 도포하여 보호막(220)을 형성한다.
- <82> 다음으로, 상기 보호막(220)을 패터하여 상기 드레인 전극(216)과 상기 섬형상 금속층(218)의 일부를 노출하는 드레인 콘택홀(222)과 스토리지 콘택홀(224)을 형성한다.
- <83> 도 10e에 도시한 바와 같이, 상기 보호막(220)의 상부에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여, 상기 노출된 드레인 전극(216)과 섬형상의 금속층(218)과 접촉하면서 화소 영역(P)에 위치하는 화소전극(226)을 형성한다.
- <84> 전술한 바와 같은 공정을 통해 본 발명에 따른 액정표시장치용 어레이기판을 제작할 수 있다.

【발명의 효과】

- <85> 본 발명에 따른 구리/몰리 합금 이중층으로 게이트 배선과 데이터 배선을 형성하게 되면, 유리기판의 표면이나 게이트 배선 상부의 게이트 절연막에 데미지가 발생하지 않아 제품의 수율을 개선하는 장점이 있다.
- <86> 또한, 전술한 이중구성으로 인해, 배선을 저항이 낮은 구리배선으로 형성하는 것이 가능해지기 때문에 고화질의 액정표시장치를 제작할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

기판 상에 몰리합금(Mo-alloy)층과 구리(Cu)가 순차적으로 증착되어 패턴된 게이트 전극과, 게이트 배선과;

상기 게이트 전극 상부의 게이트 절연막 상에 위치한 액티브층과 오믹 콘택층과;

상기 오믹 콘택층의 일측에 걸쳐 구성된 소스 전극과 이와는 소정간격 이격된 드레인 전극과, 소스 전극과 연결되며 상기 게이트 배선과 수직하게 교차하여 화소영역을 정의하는 데이터 배선과;

상기 소스 및 드레인 전극과 데이터 배선의 상부에 구성되고, 상기 드레인 전극의 일부를 노출하는 보호막과;

상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 투명한 화소전극을 포함하는 액정표시장치용 어레이기판.

【청구항 2】

제 1 항에 있어서,

상기 소스 및 드레인 전극과 데이터 배선은 구리(Cu) 또는 구리/몰리합금(Cu/Mo-alloy)층으로 구성된 액정표시장치용 어레이기판.

【청구항 3】

기판 상에 몰리합금(Mo-alloy)층과 구리(Cu)를 순차적으로 증착하고 패터하여, 일 방향으로 연장된 게이트 배선과 이에 연결된 게이트 전극을 형성하는 단계와;

상기 게이트 배선과 게이트 전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극 상부의 게이트 절연막 상에 액티브층과 오믹 콘택층을 적층하는 단계와;

상기 오믹 콘택층 상에 소정간격 이격된 소스 전극과 드레인 전극과, 상기 게이트 배선과 수직하게 교차하여 화소영역을 정의하는 데이터 배선을 형성하는 단계와;

상기 소스 및 드레인 전극이 형성된 기판의 전면에 상기 드레인 전극의 일부를 노출하는 보호막을 형성하는 단계와;

상기 노출된 드레인 전극과 접촉하면서 상기 화소영역에 위치하는 화소전극을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

【청구항 4】

제 3 항에 있어서,

상기 보호막은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹과 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함하는 유기절연물질 그룹 중 선택된 하나로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 5】

제 3 항에 있어서,

상기 데이터 배선과 소스 및 드레인 전극은 구리 또는 구리/몰리합금(Cu/Mo-alloy) 층으로 형성된 액정표시장치용 어레이기판 제조방법.

【청구항 6】

제 3 항에 있어서,

상기 몰리합금은 몰리브덴과 텅스텐(W), 네오디뮴(Nd), 니오브(Nb)를 포함하는 합금가능한 금속그룹 중 선택된 하나로 합금한 액정표시장치용 어레이기판 제조방법.

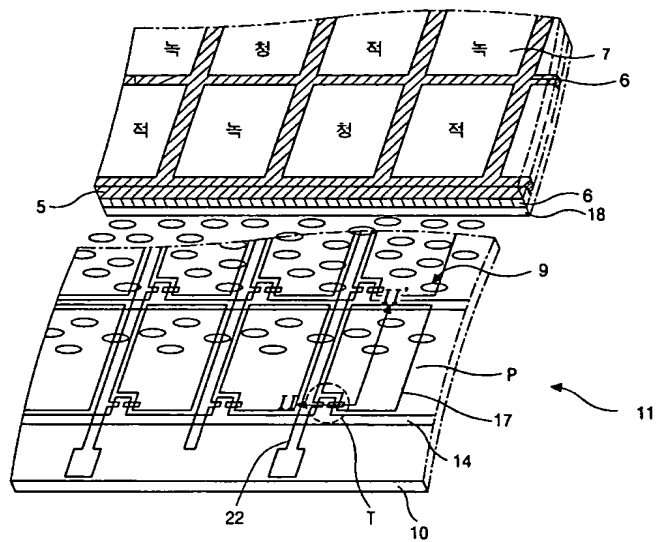
【청구항 7】

제 3 항에 있어서,

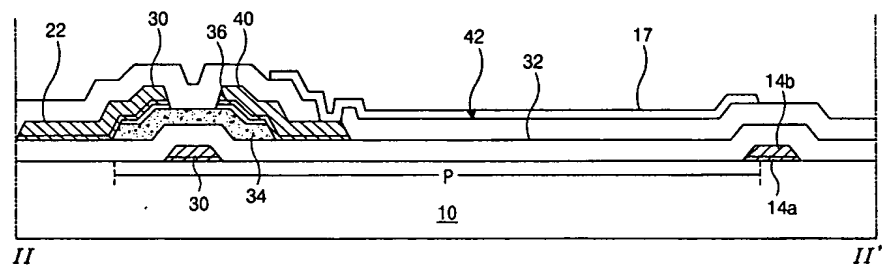
상기 화소전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속그룹 중 선택된 하나로 형성한 액정표시장치용 어레이기판 제조방법.

【도면】

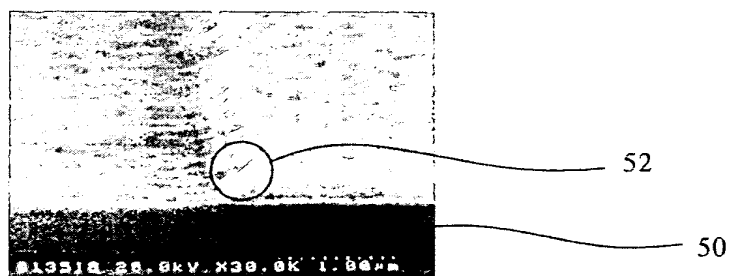
【도 1】



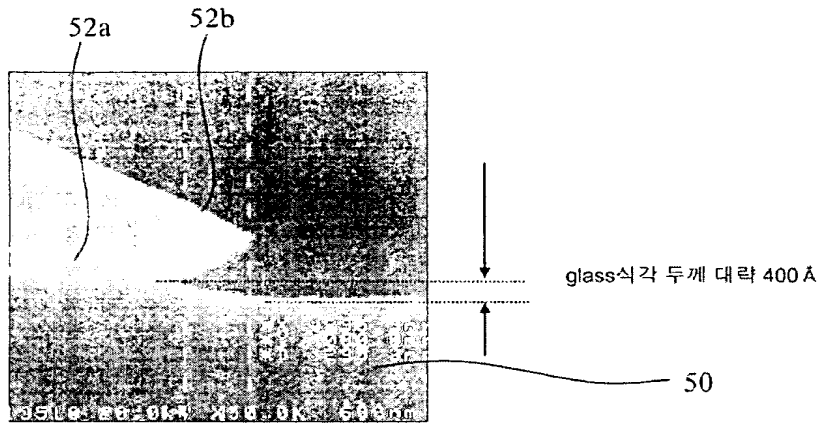
【도 2】



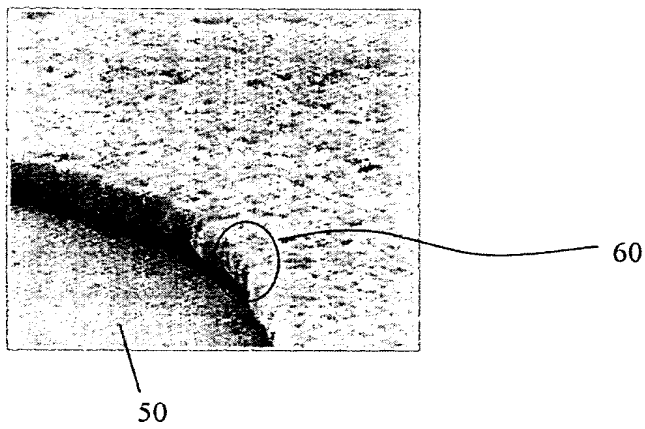
【도 3】



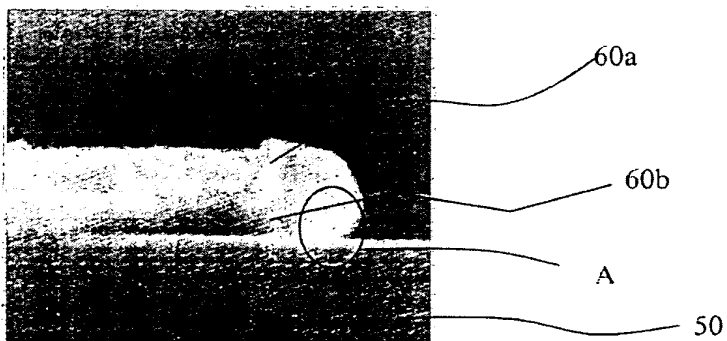
【도 4】



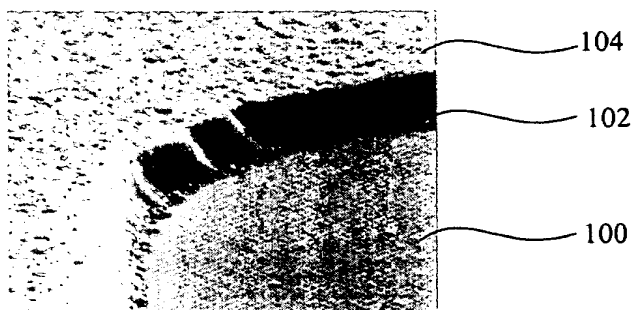
【도 5】



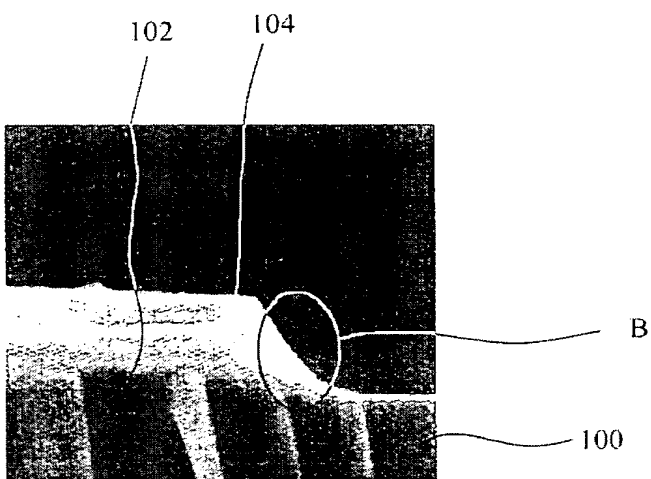
【도 6】



【도 7】

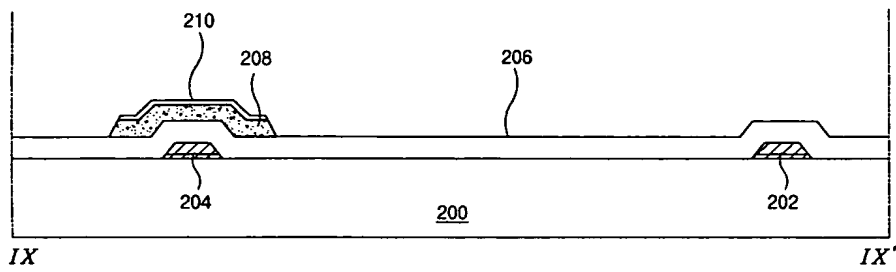


【도 8】

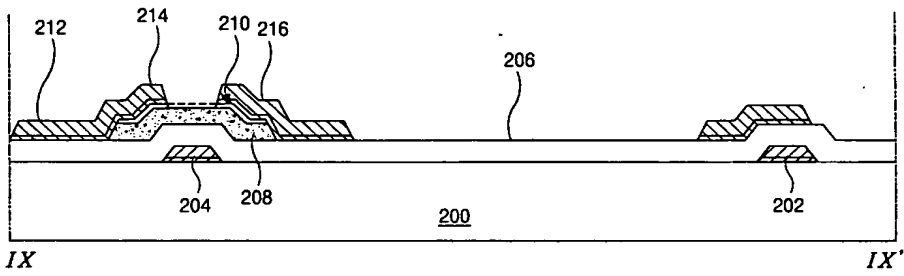


This cross-sectional view shows a substrate 200 with a thin layer 206 on top. Two trapezoidal structures, 202 and 204, are formed on the surface of layer 206. Structure 204 is on the left, and structure 202 is on the right. Both structures have a hatched pattern on their base. The diagram is labeled IX on the left and IX' on the right.

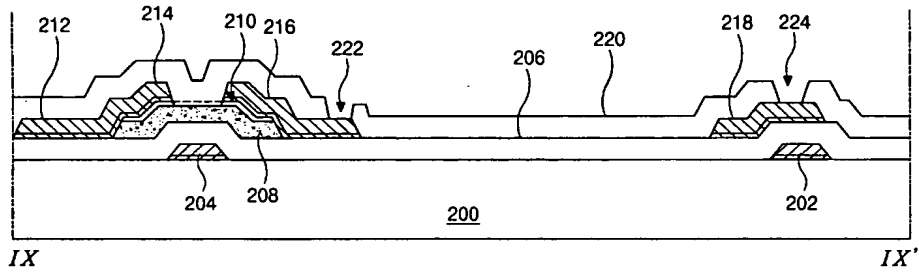
【도 10b】



【도 10c】



【도 10d】



【도 10e】

